

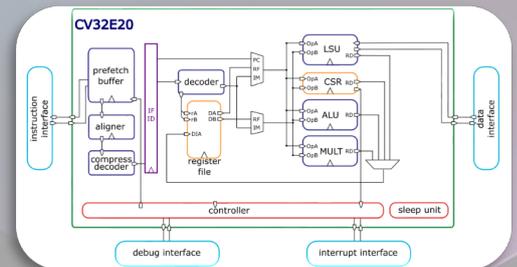
# Diseño de Procesadores con Arquitectura Abierta

Microcredencial 3 ECTS (10h aula + 20h lab.)

CÁTEDRA UPM – INDRA en MICROELECTRÓNICA

## ¿QUÉ APRENDERÁS EN ESTE CURSO?

1. Conceptos básicos de arquitectura de computadores y de la ISA abierta RISC-V.
2. Segmentación y otras técnicas de mejora de *performance* en un procesador.
3. Jerarquía de memoria y cachés.
4. Implementación en HDL de un procesador RISC-V desde cero, tanto en versión simple como segmentada.
5. Implementación en HDL de un sistema de memoria caché para el procesador.
6. Implementación en HDL de una extensión *custom* para la ISA RISC-V mediante la modificación del *datapath*.



**RISC-V**®

PRECIO DE LA  
MATRÍCULA 100%  
GRATUITO. FINANCIADO  
POR CÁTEDRA  
UPM-INDRA

🕒 07/03/2024 al 09/05/2025. Viernes de 17:30h a 21:30h

📍 PRESENCIAL. Laboratorios y aulas de la ETSI Industriales

✉ [comunidad.microelectronica@upm.es](mailto:comunidad.microelectronica@upm.es)

**PREINSCRÍBETE**