

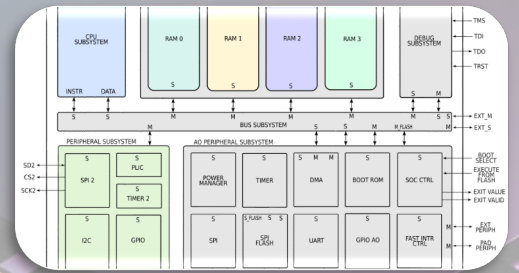
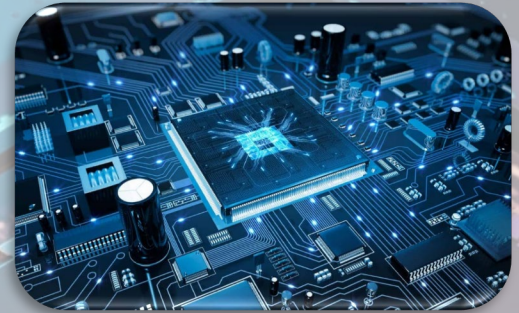
# Diseño de Sistemas en Chip basados en HW abierto

Microcredencial 3 ECTS (10h aula + 20h lab.)

CÁTEDRA UPM – INDRA en MICROELECTRÓNICA

## ¿QUÉ APRENDERÁS EN ESTE CURSO?


1. Conceptos fundamentales de *Systems on Chip* y análisis de diversos entornos de integración para procesadores RISC-V.
2. Integración de aceleradores *hardware* sobre SoCs: interfaces MMIO y extensiones *custom* de la ISA RISC-V.
3. Implementación sobre FPGA de un SoC RISC-V con IPs externos (*3rd party*).
4. Implementación sobre FPGA de un SoC RISC-V con aceleradores *hardware* de tipo MMIO y mediante extensión de la ISA.
5. Flujos de diseño e implementación de SoCs sobre tecnología ASIC.
6. Evaluación de la calidad de un diseño SoC sobre tecnología ASIC.




 RISC-V®

PRECIO DE LA  
MATRÍCULA 100%  
GRATUITO. FINANCIADO  
POR CÁTEDRA  
UPM-INDRA

 06/03/2024 al 08/05/2025. Jueves de 17:30h a 21:30h

 PRESENCIAL. Laboratorios y aulas de la ETSI Industriales

 [comunidad.microelectronica@upm.es](mailto:comunidad.microelectronica@upm.es)

**PREINSCRÍBETE**